

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 05211381
PUBLICATION DATE : 20-08-93

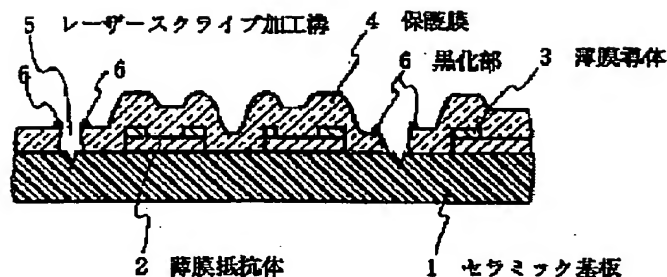
APPLICATION DATE : 12-11-91
APPLICATION NUMBER : 03295354

APPLICANT : NEC CORP;

INVENTOR : FUKUDA NOBUO;

INT.CL. : H05K 3/00 B23K 26/00 H05K 3/22
H05K 3/28

TITLE : MANUFACTURE OF HYBRID
INTEGRATED CIRCUIT



ABSTRACT : PURPOSE: To protect a thin film resistor, a thin film capacitor, and a thin film conductor against damage and to prevent tailings from attaching to them by a method wherein a protective film whose main component is polyvinyl alcohol is formed on all the surface of a board for tailings which fly off from the board at laser scribing work.

CONSTITUTION: Photoresist used at the formation of circuits is removed, and water solution whose main component is polyvinyl alcohol is applied by spin coating into a ceramic board 1, which is dried up by hot air at a temperature of 140°C for 30 minutes into a protective film 4. Then, the protective film 4 is formed on all the part mounting surface of a ceramic board and then irradiated with a CO₂ laser beam of 100W, whereby laser-scribed grooves 5 are provided to the board 1. By this setup, a thin film resistor 2, a thin film capacitor, and furthermore a thin film conductor 3 can be protected against damage caused by flying ceramic cutting particles generated at engraving the grooves 5 on the board 1 and ceramic particles can be prevented from attaching to the resistor 2, the capacitor, and the thin film conductor 3. The protective film 4 is made to fly off from a cut, and a few black dots 6 are found but easily removed by dipping the ceramic board 1 into water of 25°C for over 60 seconds.

COPYRIGHT: (C)1993,JPO&Japio

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-211381

(43) 公開日 平成5年(1993)8月20日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/00	N	6921-4E		
B 2 3 K 26/00	D	7425-4E		
H 0 5 K 3/22	Z	7511-4E		
3/28	G	7511-4E		

審査請求 未請求 請求項の数1(全 3 頁)

(21) 出願番号 特願平3-295354

(22) 出願日 平成3年(1991)11月12日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 福田 信夫

東京都港区芝五丁目7番1号日本電気株式会社内

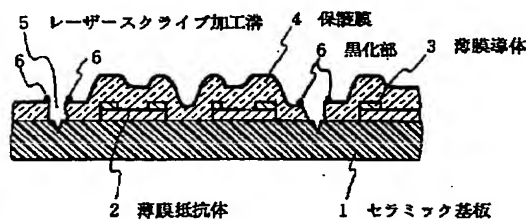
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 混成集積回路の製造方法

(57) 【要約】

【構成】回路パターン形成後、ポリビニルアルコールを主成分とする水溶液をセラミック基板1全面に塗布、乾燥して保護膜4とする工程と、レーザービームを照射してレーザースクライブ加工溝5加工後に水で保護膜を除去する工程とを含む。

【効果】回路の損傷やくずの付着が防止できるとともに、レーザービーム照射により黒化した部分も含め保護膜が水中浸漬で容易に除去できる。保護膜は、基板全面に塗布する作業だけで形成できるという利点がある。



【特許請求の範囲】

【請求項1】 混成集積回路用基板のレーザースクライブ加工工程を含む混成集積回路の製造方法において、前記混成集積回路用基板全面にポリビニルアルコールを主成分とする樹脂保護膜を形成する工程と、前記樹脂保護膜を通してレーザースクライブ加工工程と、水により前記保護膜を除去する工程とを含む事を特徴とする混成集積回路の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は混成集積回路の製造方法に関し、特にレーザースクライブ加工工程を含む混成集積回路の製造方法に関する。

【0002】

【従来の技術】 従来より混成集積回路のレーザースクライブ加工は、例えば、図2に示す様に、セラミック基板1上に薄膜抵抗体2や薄膜容量体を形成した後、セラミック基板1にレーザースクライブ加工溝5を形成している。この時、薄膜抵抗体2や薄膜容量体の表面は、回路形成時の最終ホトレジスト塗布状態で部分的保護膜7を形成して行なわれていた。

【0003】 尚、基板がセラミック基板のときは、所定の深さのレーザースクライブ加工溝5を入れた後、機械的な力を加えてセラミック基板を分割していた。一方、基板が金属基板の場合は、裏面まで溝が貫通する様にレーザースクライブ加工を照射して個片に分割していた。このとき、個々の金属基板は、空気圧で吹き飛ばされない様治具等で固定されていた。

【0004】

【発明が解決しようとする課題】 上述した従来のレーザースクライブ加工方法では、レジスト膜による保護状態が不完全であり、レーザースクライブ加工熱により溶けた基板切削くず粒子が飛散し、回路上及び基板上へ付着、或いは、回路の薄膜抵抗体や薄膜容量体の一部の保護の無い部分へ付着し回路の薄膜抵抗体や薄膜容量体を破壊するという問題点があった。

【0005】 本発明の目的は、基板切削くず粒子が回路の薄膜抵抗体や薄膜容量体へ付着し破壊するのを防止できる混成集積回路の製造方法を提供することにある。

【0006】

【課題を解決するための手段】 本発明は、混成集積回路用基板のレーザースクライブ加工工程を含む混成集積回路の製造方法において、前記混成集積回路用基板全面にポリビニルアルコールを主成分とする樹脂保護膜を形成する工程と、前記樹脂保護膜を通してレーザースクライブ加工工程と、水により前記保護膜を除去する工程とを含む。

【0007】

【作用】 上述した従来のレーザースクライブ加工時の混

成集積回路の保護膜の構成に対し、本発明は、ポリビニルアルコールを主成分とする樹脂膜を基板全面に形成して構成されている。ポリビニルアルコールを主成分とする保護膜は、レーザースクライブ用のレーザースクライブのレーザーの照射では部分的に炭化する事が有る程度で後で容易に除去できるので、レーザースクライブ部の保護膜を除去する工程が不要となる。

【0008】 部分的に炭化した部分は、水中浸漬するだけで容易に除去できるので、特殊な薬品を必要としない利点も有る。

【0009】 また、レーザースクライブ時の飛散物で保護膜が損傷を受ける事や基板へ付着する事を防ぐ事もできる。

【0010】

【実施例】 次に、本発明の実施例について図面を参照して説明する。

【0011】 図1は本発明の第1の実施例を説明する保護膜の構成を示す断面図である。

【0012】 第1の実施例は、図1に示すように、基板にセラミック基板を用いた例である。

【0013】 まず、回路形成時のホトレジストを除去してポリビニルアルコールを主成分とする水溶液をスピン塗布した後、140℃で30分間熱風乾燥して保護膜4とする。

【0014】 次に、セラミック基板1の部品搭載面全面に保護膜4を形成後、パワー100WのCO₂ レーザースクライブ加工を照射してレーザースクライブ加工溝5を加工したが、加工時に発生したセラミック切削くず粒子の飛散による薄膜抵抗体2及び薄膜容量体、更には、薄膜導体の破壊や、セラミック粒子の付着は防止された。保護膜4は、切削部において飛散し、多少の黒化部6が見られたが、25℃の水に60秒以上浸漬する事で容易に除去できた。

【0015】 第2の実施例は、基板に金属基板を用いた例である。

【0016】 まず、0.3mm厚のSUS304ステンレス基板上に絶縁膜を付着して、その上に薄膜回路を形成した後、第1の実施例と同様に保護膜を形成する。

【0017】 次に、60WのYAGレーザースクライブ加工を照射して、ステンレス基板を個片に分割した後、第1の実施例と同様に保護膜を水中に浸漬したところ、薄膜回路の損傷、付着物の付着は防止されていた。また、保護膜も容易に除去されていた。

【0018】

【発明の効果】 以上説明した様に本発明は、レーザースクライブ加工時に飛散する基板のくずに対し、ポリビニルアルコールを主成分とする保護膜を基板全面に形成する事により、薄膜抵抗体や薄膜容量体、更には薄膜導体の破壊、或いは、くずの付着を防止するという効果がある。

【0019】 更に、本発明の保護膜は、レーザースクライブ加工時の

3

イブで使用する程度のパワーのレーザービームで炭化固着する事なく、水で容易に除去できるので基板全面に塗布する作業だけで、保護膜の形成ができるという効果を有する。

【図面の簡単な説明】

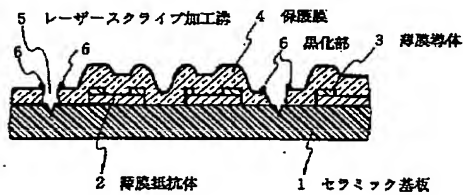
【図1】本発明の第1の実施例を説明する保護膜の構成を示す断面図である。

【図2】従来の混成集積回路の製造方法を説明する保護膜の構成を示す断面図である。

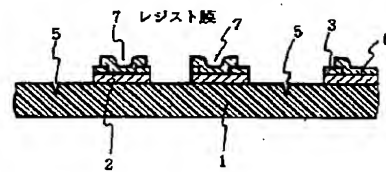
【符号の説明】

- 1 セラミック基板
- 2 薄膜抵抗体
- 3 薄膜導体
- 4 保護膜
- 5 レーザースクライブ加工溝
- 6 黒化部
- 7 レジスト膜

【図1】



【図2】



THIS PAGE BLANK (USPTO)